

③【半導体デバイスの基礎】 講師: 羽路伸夫

半導体および半導体デバイスの基礎

横浜国立大学 工学研究院
羽路伸夫

目次

- ・pn接合の高耐圧化
 - 降伏現象 衝突電離
 - パワー用pnダイオード
 - 再結合中心
- ・Bipolar Junction Transistor (BJT)
 - 動作原理
 - 電流伝送率(エミッタ注入効率、ベース輸送効率、コレクタ効率)
 - スイッチング動作
- ・MOS FET
 - 動作原理
 - パワー用デバイス

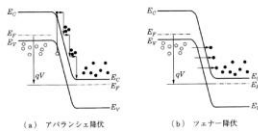
1. pn接合の高耐圧化

1.1. pn接合の降伏現象

pn接合の高耐圧化が、パワー用半導体デバイスのkey point
 BJTのコレクタ接合、MOS FETのドレイン接合 ... など

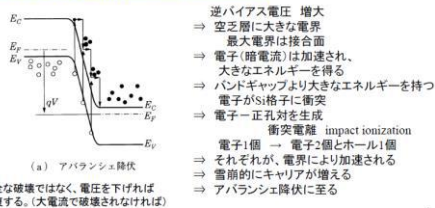
降伏 (breakdown)

主に、2種類のメカニズム
 アバランシェ(雪崩)降伏 と ツェナー降伏

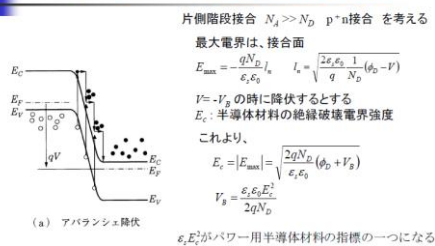


1.1.1 アバランシェ降伏

アバランシェ(電子雪崩)降伏 avalanche breakdown

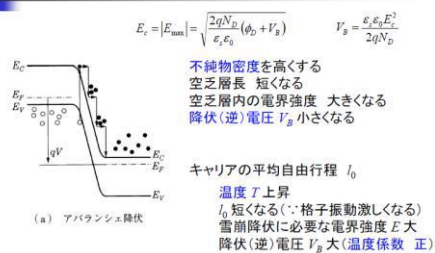


1.1.1 アバランシェ降伏(絶縁破壊電界)

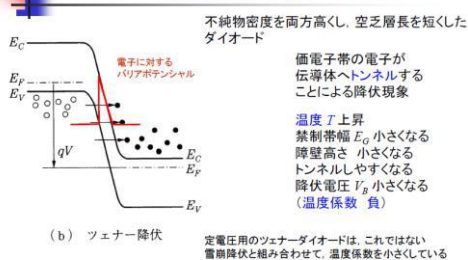


③【半導体デバイスの基礎】 講師: 羽路伸夫

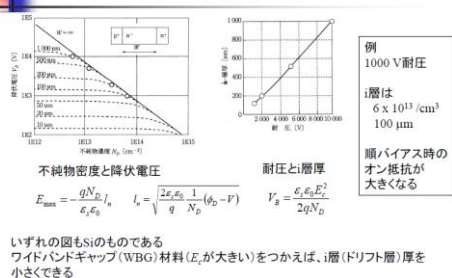
1.1.1 アバランシェ降伏(不純物、温度依存性)



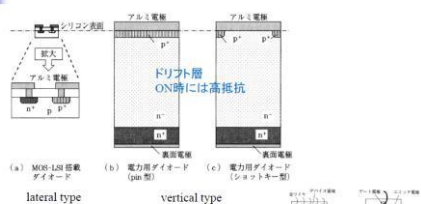
1.1.2 ツェナー降伏



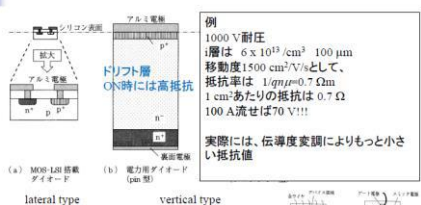
1.2 パワー用pnダイオード



1.2 パワー用pnダイオード

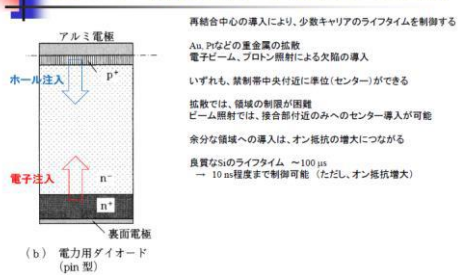


1.2 パワー用pnダイオード



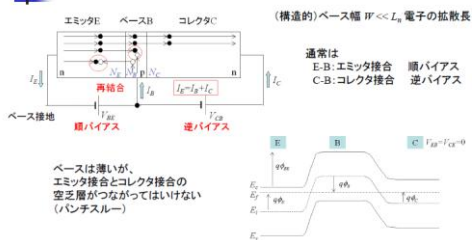
③【半導体デバイスの基礎】 講師: 羽路伸夫

1.2 パワー用pnダイオード(ライフタイム制御)

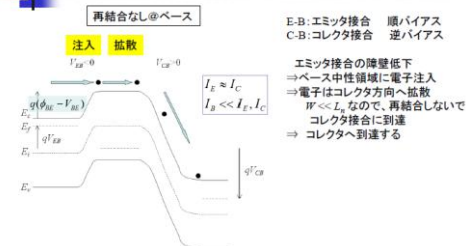


2 Bipolar Junction Trnsistor (BJT)

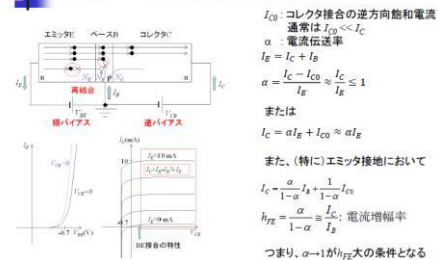
2.1 構造と動作原理



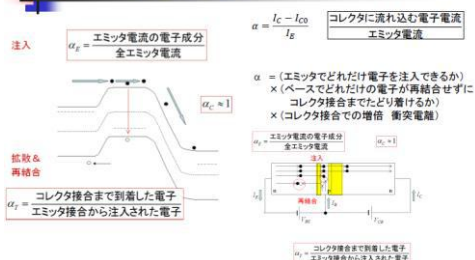
2.1 構造と動作原理



2.1 構造と動作原理(ベース接地)

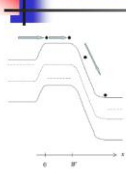


2.2 電流伝送率 α



③【半導体デバイスの基礎】 講師: 羽路伸夫

2.2.1 エミッタ注入効率 α_E



ベース中性領域において、次の拡散方程式

$$\frac{d^2 \Delta n_B}{dx^2} = -\frac{\Delta n_B}{L_B^2}$$

境界条件は

$$\Delta n_B(W) = -n_{B0}, \quad (\because n_B(W) = 0 \text{ 電子はすべてコレクタへ})$$

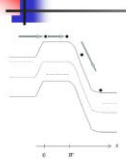
$$\Delta n_B(0) = n_{B0} \exp\left(-\frac{qV_{BE}}{k_B T}\right) - 1$$

これを解いて

$$\Delta n_B(x) = n_{B0} \left[\exp\left(-\frac{qV_{BE}}{k_B T}\right) - 1 \right] \frac{\sinh\left(\frac{W-x}{L_B}\right)}{\sinh\left(\frac{W}{L_B}\right)} - n_{B0} \frac{\sinh\left(\frac{x}{L_B}\right)}{\sinh\left(\frac{W}{L_B}\right)}$$

$$\approx n_{B0} \left[\exp\left(-\frac{qV_{BE}}{k_B T}\right) - 1 \right] \frac{W-x}{W}$$

2.2.1 エミッタ注入効率 (続き)



エミッタ接合を通る

$$\text{電子電流 } I_{e0} = qA \frac{D_B}{W} n_{B0} \left[\exp\left(-\frac{qV_{BE}}{k_B T}\right) - 1 \right]$$

$$\text{ホール電流 } I_{p0} = qA \frac{D_E}{L_E} p_{E0} \left[\exp\left(-\frac{qV_{BE}}{k_B T}\right) - 1 \right]$$

以上により、注入効率 α_E は

$$\alpha_E = \frac{I_{e0}}{I_{e0} + I_{p0}} = \frac{1}{1 + \frac{D_E}{D_B} \frac{W}{L_E} \frac{p_{E0}}{n_{B0}}} = \left(1 + \frac{\mu_{E0}}{\mu_{B0}} \frac{W}{L_E} \frac{N_E}{N_B} \right)^{-1}$$

$$\alpha_E \approx 1 \text{ とするには、} W \ll L_{BE}, N_E \gg N_B$$

ただし、 N_E を小さくしすぎると、エミッタ空乏層がコレクタ接合まで到達してしまう(パンチスルー)

2.2.2 ベース輸送効率 α_T

エミッタ接合からベース中性領域に注入された電子がコレクタ接合まで到達する割合
注入効率のところで使ったベース中性領域での拡散方程式より

$$I_{e0}(x) = -qA \frac{D_B}{L_B} n_{B0} \left[\exp\left(-\frac{qV_{BE}}{k_B T}\right) - 1 \right] \frac{\cosh\left(\frac{W-x}{L_B}\right)}{\sinh\left(\frac{W}{L_B}\right)}$$

したがって

$$\alpha_T = \frac{I_{e0}(W)}{I_{e0}(0)} = \frac{1}{\cosh\left(\frac{W}{L_B}\right)} \approx 1 - \frac{1}{2} \left(\frac{W}{L_B} \right)^2 \approx 1 - \frac{1}{2} \frac{W^2}{L_B^2}$$

$$\text{ここで、ベース走行時間 } t_B = \frac{W^2}{2D_B} \text{ である。}$$

2.2.3 コレクタ効率 α_C

通常のバイアス条件では $\alpha_C \approx 1$ である

コレクタ接合には逆バイアスがかかっており、コレクタ電圧 V_{CS} がおきくるとコレクタ空乏層において衝突電離 (impact ionization) が生じる

電子が増倍される(ホールも生成される)

衝突電離によりトランジスタの動作が不安定になる
非線形性が強くなって出力波形に歪みが生じる

あまりコレクタ電圧を大きくしてはいけない。

2.2.4 各部の条件

$\alpha = \alpha_E \cdot \alpha_T \cdot \alpha_C$ を1に近づけたい

コレクタ電圧が適切であれば、 $\alpha_C = 1$

$$\alpha_E = \frac{I_{e0}}{I_{e0} + I_{p0}} = \frac{1}{1 + \frac{D_E}{D_B} \frac{W}{L_E} \frac{p_{E0}}{n_{B0}}} = \left(1 + \frac{\mu_{E0}}{\mu_{B0}} \frac{W}{L_E} \frac{N_E}{N_B} \right)^{-1} \quad \text{より}$$

$$\alpha_E \rightarrow 1 \text{ とするには、} N_E \gg N_B, W \ll L_{BE} \text{ が必要}$$

$$\alpha_T = \frac{I_{e0}(W)}{I_{e0}(0)} = \frac{1}{\cosh\left(\frac{W}{L_B}\right)} \approx 1 - \frac{1}{2} \left(\frac{W}{L_B} \right)^2 \approx 1 - \frac{1}{2} \frac{W^2}{L_B^2} \quad \text{より}$$

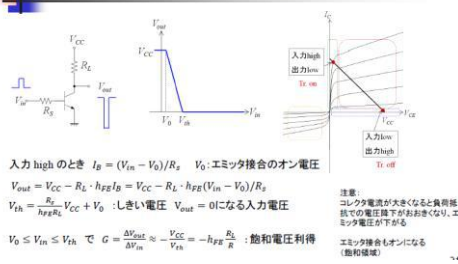
$$\alpha_T \rightarrow 1 \text{ とするには、} W \ll L_B \text{ が必要}$$

パンチスルー

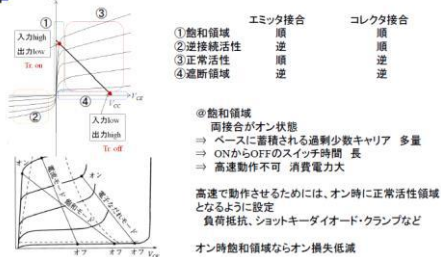
ベース領域において、両接合からの空乏層が重なってはいけない
コレクタ接合において、空乏層がコレクタ側へ伸びるように $N_B > N_C$ が必要

③【半導体デバイスの基礎】 講師: 羽路伸夫

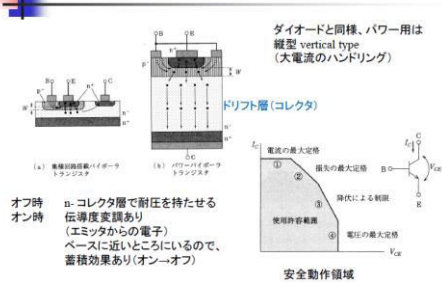
2.3 スイッチング動作



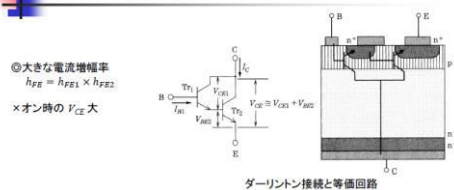
2.3 スイッチング動作



2.4 パワー用BJT

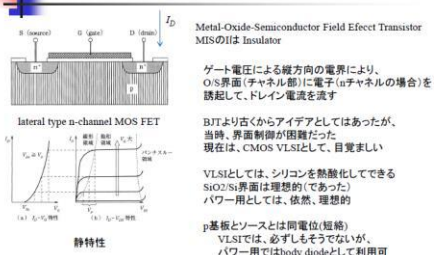


2.5 ダーリントン接続



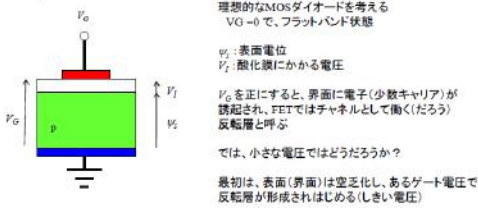
3. MOS FET (MIS FET)

3.1 構造と動作原理

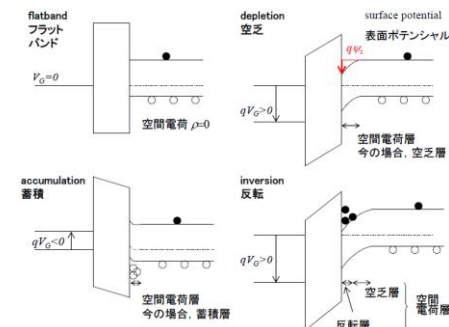
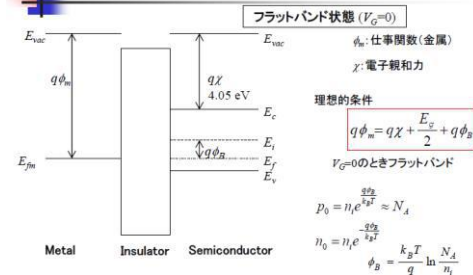


③【半導体デバイスの基礎】 講師: 羽路伸夫

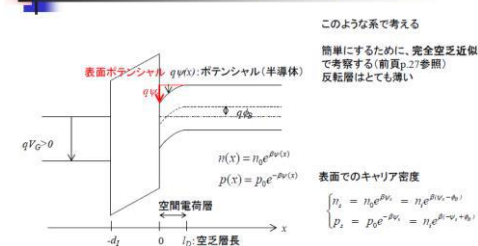
3.1.1 MOSダイオード



3.1.1 MOSダイオード(バンド図)



3.1.1 MOSダイオード(表面電位)

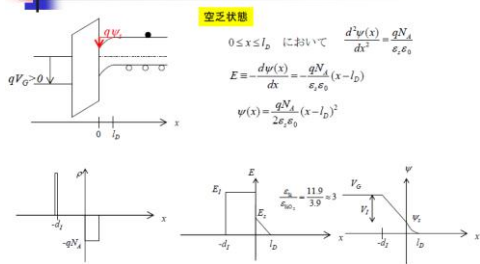


3.1.1 MOSダイオード(各状態: まとめ)

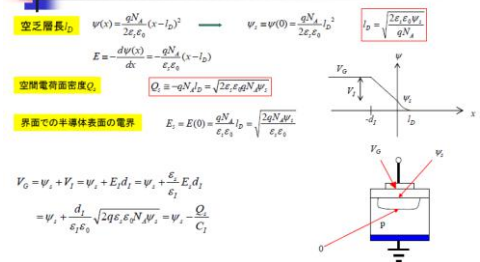
蓄積	$\psi_s < 0$	$p_s > p_0 > n_0 > n$	$Q_s > 0$
フラットバンド	$\psi_s = 0$	$p_s = p_0 > n_0 = n$	$Q_s = 0$
空乏	$0 < \psi_s < \phi_B$ $\phi_B < \psi_s < 2\phi_B$	$p_0 > p_s > n_s > n_0$ $p_0 > n_s > p_s > n_0$ $p_0 > n_s > p_s$	$Q_s < 0$ $\rho \sim N_A$ $Q_s = -q N_A W$
ちょうど反転	$\psi_s = 2\phi_B$	$n_s = p_0 > n_0 = p$	
反転	$\psi_s > 2\phi_B$	$n_s > p_0 > n_0 > p$	$Q_s < 0$

③【半導体デバイスの基礎】 講師: 羽路伸夫

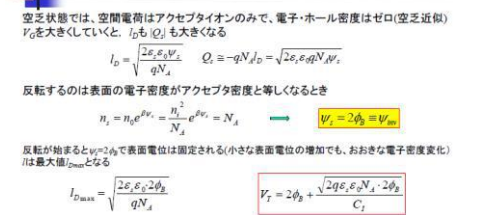
3.1.1 MOSダイオード(空乏近似)



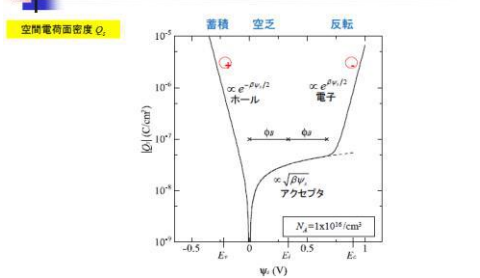
3.1.1 MOSダイオード(空乏長など)



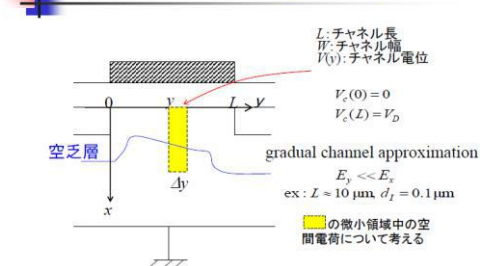
3.1.1 MOSダイオード(反転開始:しきい電圧)



3.1.1 MOSダイオード(空間電荷など:精密な議論結果)



3.1.2 ドレイン電流の導出

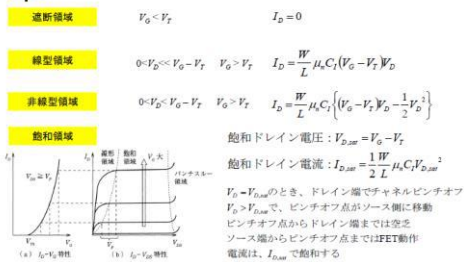


③【半導体デバイスの基礎】 講師: 羽路伸夫

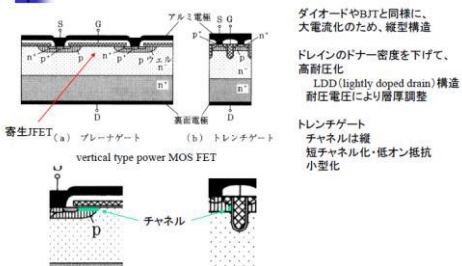
3.1.2 ドレイン電流の導出

$Q(y) = -C_i(V_G - V_T - V(y))$: チャネル電荷面密度
 ドレイン電流 I_D : ドレイン電流は流れ込む方向が正
 $I_D(y) = W \cdot Q(y) \cdot v_n(y)$ [A]
 電子の速度 $v_n(y) = -\mu_n E_y = -\mu_n \left(-\frac{dV(y)}{dy} \right)$ μ_n : ここでは電子のチャネル移動度
 $I_D(y) = W \mu_n C_i (V_G - V_T - V(y)) \frac{dV(y)}{dy}$ 両辺積分 \int_0^L
 $\int_0^L I_D(y) dy = W \mu_n C_i \int_0^L (V_G - V_T - V(y)) \frac{dV(y)}{dy} dy$
 ドレイン電流はどこでも一定 $I_D(y) = I_D = \text{const.}$ 左辺 $= I_D \cdot L$
 右辺 $= W \mu_n C_i \left\{ (V_G - V_T) V_D - \int_0^{V_D} V dV \right\} = W \mu_n C_i \left\{ (V_G - V_T) V_D - \frac{1}{2} V_D^2 \right\}$
 $I_D = \frac{W}{L} \mu_n C_i \left\{ (V_G - V_T) V_D - \frac{1}{2} V_D^2 \right\}$

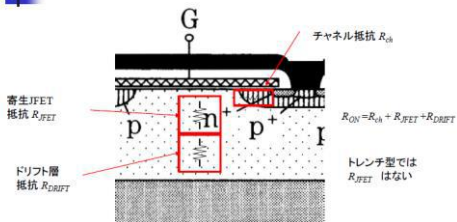
3.1.2 ドレイン電流の導出



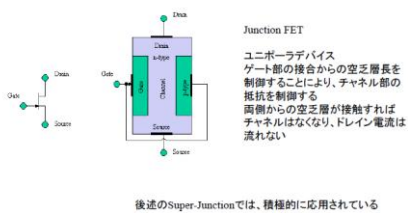
3.2 パワー用MOS FET



3.2 パワー用MOS FET (ON抵抗)

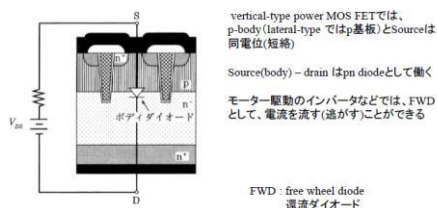


参考: JFET

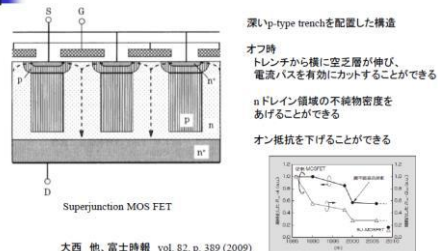


③【半導体デバイスの基礎】 講師: 羽路伸夫

3.2 パワー用MOS FET(body diode)



3.3 Super Junction 構造

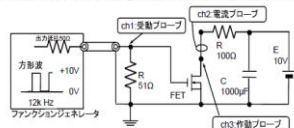


実験③の補足

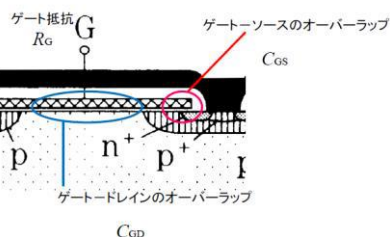
【目的】

バイポーラ接合トランジスタとMOSFETの特性を測定し、動作を理解する。
 本実験では、各デバイスそのものの特性を測定して比較することに重点を置くこととする。

そのため、なるべく簡単な回路を用意したが、注意が必要である。

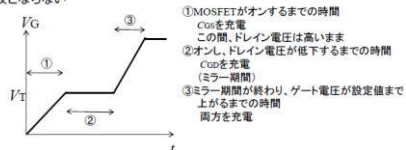


実験③補足 ゲート寄生容量・抵抗



実験③補足 ゲート寄生容量

方形波を入力しているが、ゲートソース間容量、ゲートドレイン間容量、ゲート抵抗、FG内部抵抗のため、ゲート電圧は方形波とならない

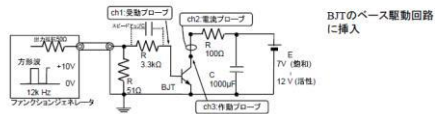


③【半導体デバイスの基礎】 講師: 羽路伸夫

実験③補足 ゲート寄生容量



実験③補足 スピードアップコンデンサ



ターンオン時: コンデンサの充電電流

ターンオフ時: コンデンサの放電電流
(瞬時的に、ベース電圧が負)

定常状態では、影響を与えない