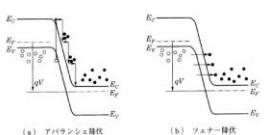
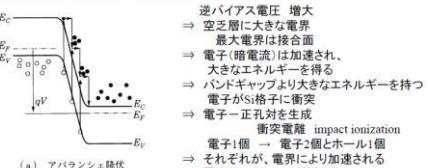
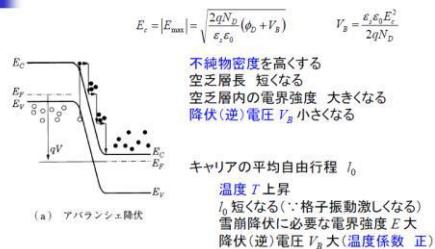


## ③【半導体デバイスの基礎】 講師：羽路伸夫

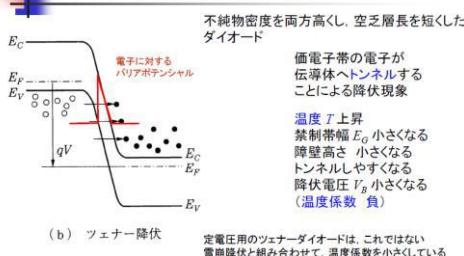
<p>半導体および半導体デバイスの基礎</p> <p>横浜国立大学 工学研究院 羽路伸夫</p>	
<p>目次</p> <ul style="list-style-type: none"> <li>·pn接合の高耐圧化           <ul style="list-style-type: none"> <li>降伏現象 衝突電離</li> <li>パワー用pnダイオード</li> <li>再結合中心</li> </ul> </li> <li>·Bipolar Junction Transistor (BJT)           <ul style="list-style-type: none"> <li>動作原理</li> <li>電流伝送率(エミッタ注入効率、ベース輸送効率、コレクタ効率)</li> <li>スイッチング動作</li> </ul> </li> <li>·MOS FET           <ul style="list-style-type: none"> <li>動作原理</li> <li>パワー用デバイス</li> </ul> </li> </ul>	
<p>1. pn接合の高耐圧化</p> <p>1.1. pn接合の降伏現象</p> <p>pn接合の高耐圧化が、パワー用半導体デバイスのkey point BJTのコレクタ接合、MOS FETのドレイン接合 …など</p> <p>降伏 breakdown</p> <p>主に、2種類のメカニズム アバランシェ(雪崩)降伏 と ツェナー降伏</p>  <p>(a) アバランシェ降伏 (b) ツェナー降伏</p>	
<p>1.1.1 アバランシェ降伏</p> <p>アバランシェ(電子雪崩)降伏 avalanche breakdown</p>  <p>(a) アバランシェ降伏</p> <p>完全な破壊ではなく、電圧を下げれば回復する。(大電流で破壊されなければ)</p>	
<p>1.1.1 アバランシェ降伏(絶縁破壊電界)</p> <p>片側段階接合 <math>N_A &gt; N_D</math> pn接合 を考える</p> <p>最大電界は、接合面</p> $E_{\max} = \frac{qN_D}{\epsilon_s \epsilon_0} l_s = \sqrt{\frac{2\epsilon_s \epsilon_0}{q} \left( \phi_0 - V \right)}$ <p><math>V = -V_B</math> の時に降伏するとする</p> <p><math>\epsilon_s</math>: 半導体材料の絶縁破壊電界強度</p> <p>これより、</p> $E_c =  E_{\max}  = \sqrt{\frac{2qN_D}{\epsilon_s \epsilon_0} (\phi_0 + V_B)}$ $V_B = \frac{\epsilon_s \epsilon_0 E_c^2}{2qN_D}$ <p>(a) アバランシェ降伏</p> <p><math>\epsilon_s E_c^2</math>がパワー用半導体材料の指標の一つになる</p>	

## ③【半導体デバイスの基礎】 講師: 羽路伸夫

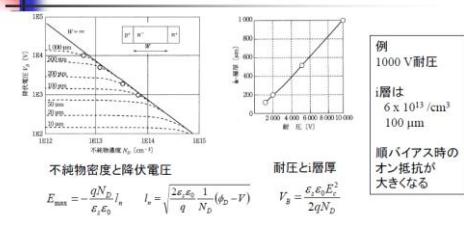
## 1.1.1 アバランチ降伏(不純物、温度依存性)



## 1.1.2. ゼネラ降伏

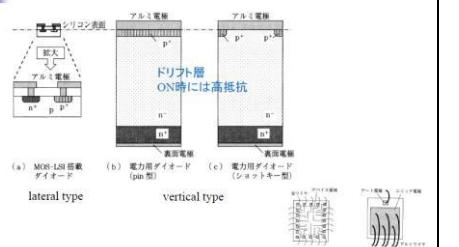


## 1.2 パワー用pnダイオード

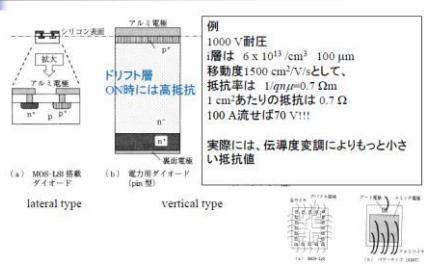


いずれの図もSiのものである  
ワイドバンドギャップ(WBG)材料( $E_c$ が大きい)をつかえば、i層(ドリフト層)厚を小さくできる

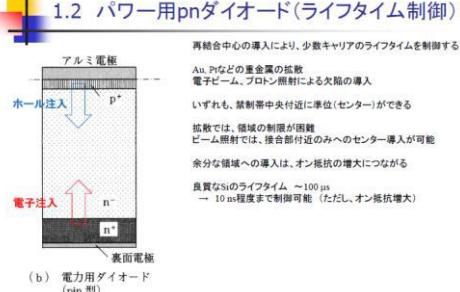
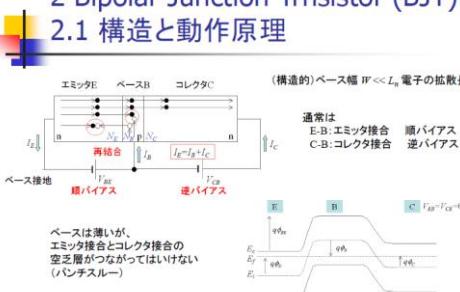
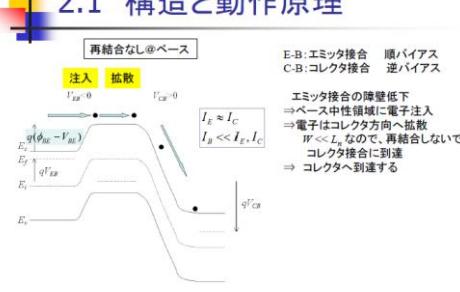
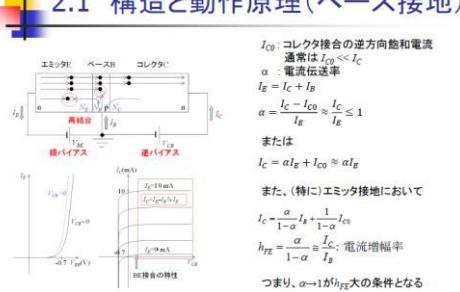
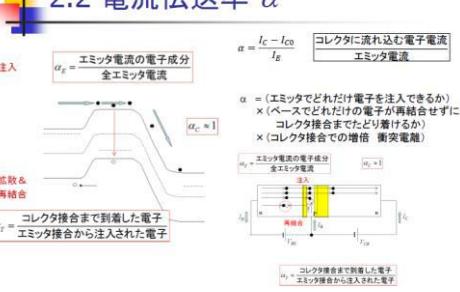
## 1.2 パワー用pnダイオード



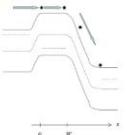
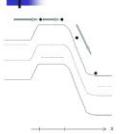
## 1.2 パワー用pnダイオード



### ③【半導体デバイスの基礎】 講師: 羽路伸夫

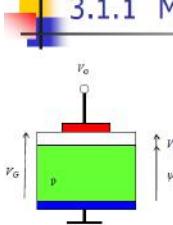
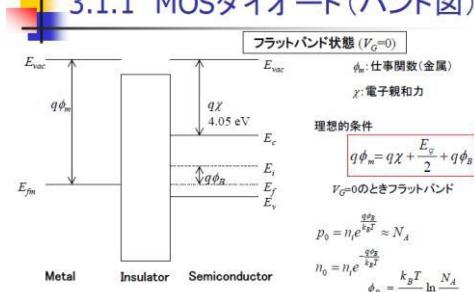
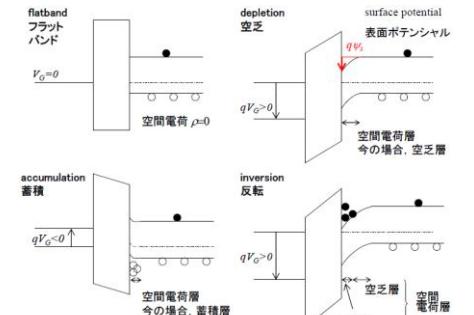
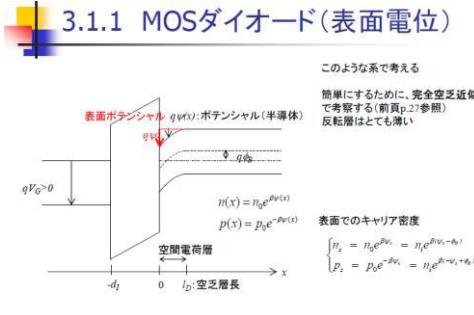
<h4>1.2 パワー用pnダイオード(ライフタイム制御)</h4>  <p>（b）電力用ダイオード (pin型)</p>	
<h4>2 Bipolar Junction Transistor (BJT)</h4> <h5>2.1 構造と動作原理</h5>  <p>（構造的）ベース幅 <math>W \ll L_n</math> 電子の拡散長</p> <p>通常は E-B: エミッタ接合 順バイアス C-B: コレクタ接合 逆バイアス</p> <p>ベースは薄いが、 エミッタ接合とコレクタ接合の 空乏層がつながってはいけない (ノンシスルーリング)</p>	
<h4>2.1 構造と動作原理</h4>  <p>再結合なし@ベース</p> <p>注入 拡散</p> <p>E<sub>B</sub> = 0, V<sub>CE</sub> = 0</p> <p>エミッタ接合の障壁低下 ⇒ベース中性領域に電子注入 ⇒電子はコレクタ方向へ拡散 <math>W \ll L_n</math> なので、再結合しないで コレクタへ到達 ⇒コレクタへ到達する</p>	
<h4>2.1 構造と動作原理(ベース接地)</h4>  <p><math>I_{C0}</math>: コレクタ接合の逆方向飽和電流 通常は <math>I_{C0} \ll I_C</math>  <math>\alpha</math>: 電流伝送率  <math>I_E = I_C + I_B</math>  <math>\alpha = \frac{I_C - I_{C0}}{I_E} \approx \frac{I_C}{I_E} \leq 1</math>    または  <math>I_C = \alpha I_E + I_{C0} \approx \alpha I_E</math>    また、(特に)エミッタ接合において  <math>I_C = \frac{\alpha}{1-\alpha} I_E + \frac{1}{1-\alpha} I_{C0}</math>  <math>h_{FE} = \frac{\alpha}{1-\alpha} \equiv \frac{I_C}{I_E}</math>: 電流増幅率    つまり、<math>\alpha \rightarrow 1</math> が <math>h_{FE}</math> 大の条件となる</p>	
<h4>2.2 電流伝送率 <math>\alpha</math></h4>  <p>注入</p> <p><math>\alpha_1</math> = エミッタ電流の電子成分 全エミッタ電流</p> <p><math>\alpha_2</math> = コレクタ接合まで到着した電子 エミッタ接合から注入された電子</p> <p>拡散 &amp; 再結合</p> <p><math>\alpha_3</math> = コレクタに流れ込む電子電流 エミッタ電流</p> <p><math>\alpha = \frac{I_C - I_{C0}}{I_E}</math></p> <p><math>\alpha = (\text{エミッタでどれだけ電子を注入できるか}) \times (\text{ベースでどれだけの電子が再結合せずにコレクタ接合までたどり着けるか}) \times (\text{コレクタ接合での倍増 衝突電離})</math></p> <p><math>\alpha_1 = \text{エミッタ電流の電子成分}</math> 全エミッタ電流</p> <p><math>\alpha_2 = \text{コレクタに流れ込む電子電流}</math> エミッタ電流</p> <p><math>\alpha_3 = \text{コレクタ接合まで到達した電子}</math> エミッタ接合から注入された電子</p>	

## ③【半導体デバイスの基礎】 講師: 羽路伸夫

<h3>2.2.1 エミッタ注入効率 <math>\alpha_E</math></h3>  <p>ベース中性領域において、次の拡散方程式</p> $\frac{d^2\Delta n_B}{dx^2} = -\frac{\Delta n_B}{L_{nB}^2}$ <p>境界条件は</p> $\Delta n_B(W) = -n_{p0}, \quad (\because n_B(W) = 0 \text{ 電子はすくべてコレクタへ})$ $\Delta n_B(0) = n_{p0} \left[ \exp\left(-\frac{qV_{BE}}{k_BT}\right) - 1 \right]$ <p>これを解いて</p> $\Delta n_B(x) = n_{p0} \left[ \exp\left(-\frac{qV_{BE}}{k_BT}\right) - 1 \right] \frac{\sinh\left(\frac{W-x}{L_{nB}}\right)}{\sinh\left(\frac{W}{L_{nB}}\right)} - n_{p0} \frac{\sinh\left(\frac{x}{L_{nB}}\right)}{\sinh\left(\frac{W}{L_{nB}}\right)}$ $\approx n_{p0} \left[ \exp\left(-\frac{qV_{BE}}{k_BT}\right) - 1 \right] \frac{W-x}{W}$	
<h3>2.2.1 エミッタ注入効率 (続き)</h3>  <p>エミッタ接合を通る</p> <p>電子電流 <math>I_{dE} = qA \frac{D_{nB}}{W} n_{p0} \left[ \exp\left(-\frac{qV_{BE}}{k_BT}\right) - 1 \right]</math></p> <p>ホール電流 <math>I_{pE} = qA \frac{D_{pE}}{L_{pE}} n_{p0} \left[ \exp\left(-\frac{qV_{BE}}{k_BT}\right) - 1 \right]</math></p> <p>以上により、注入効率 <math>\alpha_E</math> は</p> $\alpha_E = \frac{I_{dE}}{I_{dE} + I_{pE}} = \left( 1 + \frac{D_{nB}}{D_{pE}} \frac{W}{L_{pE}} \frac{n_{p0}}{n_{p0}} \right)^{-1} = \left( 1 + \frac{\mu_{nB}}{\mu_{pE}} \frac{W}{L_{pE}} N_E \right)^{-1}$ <p><math>\alpha_E \approx 1</math> とするには、<math>W \ll L_{pE}</math>, <math>N_E \gg N_{p0}</math></p> <p>ただし、<math>N_E</math>を小さくすると、エミッタ空乏層がコレクタ接合まで到達してしまう(パンチスル)</p>	
<h3>2.2.2 ベース輸送効率 <math>\alpha_T</math></h3> <p>エミッタ接合からベース中性領域に注入された電子がコレクタ接合まで到達する割合</p> <p>注入効率のところで使ったベース中性領域での拡散方程式より</p> $I_{dE}(x) = -qA \frac{D_{nB}}{L_{nB}} n_{p0} \left[ \exp\left(-\frac{qV_{BE}}{k_BT}\right) - 1 \right] \frac{\cosh\left(\frac{W-x}{L_{nB}}\right)}{\sinh\left(\frac{W}{L_{nB}}\right)}$ <p>したがって</p> $\alpha_T = \frac{I_{dE}(W)}{I_{dE}(0)} = \frac{1}{\cosh\left(\frac{W}{L_{nB}}\right)} = 1 - \frac{1}{2} \left( \frac{W}{L_{nB}} \right)^2 \approx 1 - \frac{t_B}{L_{nB}}$ <p>ここで、ベース走行時間 <math>t_B = \frac{W^2}{2D_{nB}}</math> である。</p>	
<h3>2.2.3 コレクタ効率 <math>\alpha_C</math></h3> <p>通常のバイアス条件では <math>\alpha_C \approx 1</math> である</p> <p>コレクタ接合には逆バイアスがかかるおり、コレクタ電圧 <math>V_{CB}</math> がおおきくなるとコレクタ空乏層において衝突電離(impact ionization)が生じる</p> <p>電子が増倍される(ホールも生成される)</p> <p>衝突電離によりトランジスタの動作が不安定になる</p> <p>非線形性が強くなると出力波形に歪みが生じる</p> <p>あまりコレクタ電圧を大きくしてはいけない。</p>	
<h3>2.2.4 各部の条件</h3> <p><math>\alpha = \alpha_E \cdot \alpha_T \cdot \alpha_C</math> を1に近づけたい</p> <p>コレクタ電圧が適切であれば、<math>\alpha_C = 1</math></p> $\alpha_E = \frac{I_{dE}}{I_{dE} + I_{pE}} = \left( 1 + \frac{D_{nB}}{D_{pE}} \frac{W}{L_{pE}} \frac{n_{p0}}{n_{p0}} \right)^{-1} = \left( 1 + \frac{\mu_{nB}}{\mu_{pE}} \frac{W}{L_{pE}} N_E \right)^{-1} \quad \text{より}$ <p><math>\alpha_E \rightarrow 1</math> とするには、<math>N_E &gt; N_{p0}</math>, <math>W \ll L_{pE}</math> が必要</p> $\alpha_T = \frac{I_{dE}(W)}{I_{dE}(0)} = \frac{1}{\cosh\left(\frac{W}{L_{nB}}\right)} = 1 - \frac{1}{2} \left( \frac{W}{L_{nB}} \right)^2 \approx 1 - \frac{t_B}{L_{nB}} \quad \text{より}$ <p><math>\alpha_T \rightarrow 1</math> とするには、<math>W \ll L_{nB}</math> が必要</p> <p>ベース領域において、両接合からの空乏層が重なってはいけない</p> <p>コレクタ接合において、空乏層がコレクタ側へ伸びるよう <math>N_E &gt; N_C</math> が必要</p>	



## ③【半導体デバイスの基礎】 講師：羽路伸夫

<h3>3.1.1 MOSダイオード</h3>  <p>理想的なMOSダイオードを考える  <math>V_G=0</math>で、フラットバンド状態</p> <p><math>V_S</math>:表面電位  <math>V_B</math>:酸化膜にかかる電圧</p> <p><math>V_D</math>を正にすると、界面に電子(少数キャリア)が誘起され、FETではチャネルとして働く(だろう)    反転層と呼ぶ</p> <p>では、小さな電圧ではどうだろうか？</p> <p>最初は、表面(界面)は空乏化し、あるゲート電圧で反転層が形成されはじめる(しきい電圧)</p>																					
<h3>3.1.1 MOSダイオード(バンド図)</h3>  <p>フラットバンド状態 (<math>V_G=0</math>)</p> <p><math>E_{vac}</math>  <math>q\phi_m</math>  <math>E_m</math>  <math>E_{phi_m}</math>  <math>E_{phi_B}</math>  <math>E_c</math>  <math>E_i</math>  <math>E_f</math>  <math>E_v</math>  <math>q\chi</math> 4.05 eV  <math>\phi_m</math>: 仕事関数(金属)  <math>\chi</math>: 電子親和力</p> <p>理想的な条件</p> $q\phi_m = q\chi + \frac{E_g}{2} + q\phi_B$ <p><math>V_G=0</math>のときフラットバンド</p> $p_0 = n_i e^{\frac{q\phi_B}{k_B T}} \approx N_A$ $n_0 = n_i e^{\frac{-q\phi_B}{k_B T}} = \frac{k_B T}{q} \ln \frac{N_A}{n_i}$																					
 <p>flatband    フラット    バンド</p> <p>depletion    空乏</p> <p>surface potential    表面ボテンシャル</p> <p>space charge layer    空間電荷層</p> <p>space charge layer    今の場合、空乏層</p> <p>accumulation    備積</p> <p>inversion    反転</p> <p>space charge layer    今の場合、備積層</p> <p>space charge layer    反転層</p>																					
<h3>3.1.1 MOSダイオード(表面電位)</h3>  <p>このような系で考える    簡単にするために、完全空乏近似    で考察する(前頁p.2参照)    反転層はとても薄い</p> <p>表面ボテンシャル <math>q\psi_s</math>: ボテンシャル(半導体)</p> <p><math>q\psi_s</math></p> <p><math>n(x) = n_0 e^{\beta\psi_s(x)}</math>  <math>p(x) = p_0 e^{-\beta\psi_s(x)}</math></p> <p>表面でのキャリア密度</p> <p><math>n_s = n_0 e^{\beta\psi_s} = n_i e^{\beta(\psi_s - \phi_B)}</math>  <math>p_s = p_0 e^{-\beta\psi_s} = n_i e^{\beta(-\psi_s + \phi_B)}</math></p> <p>空間電荷層  <math>d_s</math></p> <p>空乏層長  <math>d_s</math></p>																					
<h3>3.1.1 MOSダイオード(各状態:まとめ)</h3> <table border="1"> <tbody> <tr> <td>蓄積</td> <td><math>\psi_s &lt; 0</math></td> <td><math>p_s &gt; p_0 &gt; n_0 &gt; n_s</math></td> <td><math>Q_s &gt; 0</math></td> </tr> <tr> <td>フラットバン ド</td> <td><math>\psi_s = 0</math></td> <td><math>p_s = p_0 &gt; n_0 = n_s</math></td> <td><math>Q_s = 0</math></td> </tr> <tr> <td>空乏</td> <td><math>0 &lt; \psi_s &lt; \phi_B</math>  <math>\phi_B &lt; \psi_s &lt; 2\phi_B</math></td> <td><math>p_0 &gt; p_s &gt; n_s &gt; n_0</math>  <math>p_0 &gt; n_s &gt; p_s &gt; n_0</math>  <math>p_0 &gt; n_s, p_s</math></td> <td><math>Q_s &lt; 0</math>  <math>\rho \sim N_A</math>  <math>Q_s = -q N_A W</math></td> </tr> <tr> <td>ちょうど反転</td> <td><math>\psi_s = 2\phi_B</math></td> <td><math>n_s = p_0 &gt; n_0 = p_s</math></td> <td></td> </tr> <tr> <td>反転</td> <td><math>\psi_s &gt; 2\phi_B</math></td> <td><math>n_s &gt; p_0 &gt; n_0 &gt; p_s</math></td> <td><math>Q_s &lt; 0</math></td> </tr> </tbody> </table>	蓄積	$\psi_s < 0$	$p_s > p_0 > n_0 > n_s$	$Q_s > 0$	フラットバン ド	$\psi_s = 0$	$p_s = p_0 > n_0 = n_s$	$Q_s = 0$	空乏	$0 < \psi_s < \phi_B$ $\phi_B < \psi_s < 2\phi_B$	$p_0 > p_s > n_s > n_0$ $p_0 > n_s > p_s > n_0$ $p_0 > n_s, p_s$	$Q_s < 0$ $\rho \sim N_A$ $Q_s = -q N_A W$	ちょうど反転	$\psi_s = 2\phi_B$	$n_s = p_0 > n_0 = p_s$		反転	$\psi_s > 2\phi_B$	$n_s > p_0 > n_0 > p_s$	$Q_s < 0$	
蓄積	$\psi_s < 0$	$p_s > p_0 > n_0 > n_s$	$Q_s > 0$																		
フラットバン ド	$\psi_s = 0$	$p_s = p_0 > n_0 = n_s$	$Q_s = 0$																		
空乏	$0 < \psi_s < \phi_B$ $\phi_B < \psi_s < 2\phi_B$	$p_0 > p_s > n_s > n_0$ $p_0 > n_s > p_s > n_0$ $p_0 > n_s, p_s$	$Q_s < 0$ $\rho \sim N_A$ $Q_s = -q N_A W$																		
ちょうど反転	$\psi_s = 2\phi_B$	$n_s = p_0 > n_0 = p_s$																			
反転	$\psi_s > 2\phi_B$	$n_s > p_0 > n_0 > p_s$	$Q_s < 0$																		

## ③【半導体デバイスの基礎】 講師: 羽路伸夫

**3.1.1 MOSダイオード(空乏近似)**

空乏状態  
 $0 \leq x \leq l_D$  において  $\frac{d^2\psi(x)}{dx^2} = \frac{qN_A}{\epsilon_s \epsilon_0}$   
 $E \equiv -\frac{d\psi(x)}{dx} = \frac{qN_A}{\epsilon_s \epsilon_0} (x - l_D)$   
 $\psi(x) = \frac{qN_A}{2\epsilon_s \epsilon_0} (x - l_D)^2$

空乏長  $l_D$   
 $\psi(x) = \frac{qN_A}{2\epsilon_s \epsilon_0} (x - l_D)^2 \rightarrow \psi_i = \psi(0) = \frac{qN_A}{2\epsilon_s \epsilon_0} l_D^2 \rightarrow l_D = \sqrt{\frac{2\epsilon_s \epsilon_0 \psi_i}{qN_A}}$   
 $E = -\frac{d\psi(x)}{dx} = -\frac{qN_A}{\epsilon_s \epsilon_0} (x - l_D)$   
 $Q_s \equiv -qN_A l_D = \sqrt{2\epsilon_s \epsilon_0 qN_A \psi_i}$   
 空間電荷面密度  $Q_s$   
 $E_i = E(0) = \frac{qN_A}{\epsilon_s \epsilon_0} l_D = \sqrt{\frac{2qN_A \psi_i}{\epsilon_s \epsilon_0}}$   
 界面での半導体表面の電界  
 $E_i = E(0) = \frac{qN_A}{\epsilon_s \epsilon_0} l_D = \sqrt{\frac{2qN_A \psi_i}{\epsilon_s \epsilon_0}}$

反転する場合は表面の電子密度がアクセプタ密度と等しくなるとき  
 $n_s = n_s e^{\beta \psi_i} = \frac{n_s}{N_A} e^{\beta \psi_i} = N_A \rightarrow \psi_i = 2\phi_B \equiv \psi_{BS}$

反転が始まると  $\psi_i = 2\phi_B$  で表面電位は固定される(小さな表面電位の増加でも、おおきな電子密度変化)  
 $l_D$  は最大値  $l_{Dmax}$  となる  
 $l_{Dmax} = \sqrt{\frac{2\epsilon_s \epsilon_0 2\phi_B}{qN_A}}$   
 $\psi_i = 2\phi_B + \frac{\sqrt{2q\epsilon_s \epsilon_0 N_A \cdot 2\phi_B}}{C_l}$

**3.1.1 MOSダイオード(反転開始:しきい電圧)**

空乏状態では、空間電荷はアクセプタオンのみで、電子・ホール密度はゼロ(空乏近似)  
 $V_G$ を大きくしていくと、 $l_D$ も  $|Q_s|$  も大きくなる  
 $l_D = \sqrt{\frac{2\epsilon_s \epsilon_0 \psi_i}{qN_A}}$   
 $Q_s \equiv -qN_A l_D = \sqrt{2\epsilon_s \epsilon_0 qN_A \psi_i}$

反転する場合は表面の電子密度がアクセプタ密度と等しくなるとき  
 $n_s = n_s e^{\beta \psi_i} = \frac{n_s}{N_A} e^{\beta \psi_i} = N_A \rightarrow \psi_i = 2\phi_B \equiv \psi_{BS}$

反転が始まると  $\psi_i = 2\phi_B$  で表面電位は固定される(小さな表面電位の増加でも、おおきな電子密度変化)  
 $l_D$  は最大値  $l_{Dmax}$  となる  
 $l_{Dmax} = \sqrt{\frac{2\epsilon_s \epsilon_0 2\phi_B}{qN_A}}$   
 $\psi_i = 2\phi_B + \frac{\sqrt{2q\epsilon_s \epsilon_0 N_A \cdot 2\phi_B}}{C_l}$

**3.1.1 MOSダイオード(空間電荷など:精密な議論結果)**

蓄積 空乏 反転  
 $Q_s \propto e^{-\beta \psi_i/2}$  ホール  
 $Q_s \propto e^{\beta \psi_i/2}$  電子  
 $Q_s \propto \sqrt{\beta \psi_i}$  アクセプタ  
 $N_A = 1 \times 10^{12} / \text{cm}^3$

**3.1.2 ドレイン電流の導出**

空乏層  
 $L$ : チャネル長  
 $W$ : チャネル幅  
 $V(y)$ : チャネル電位  
 $V_c(0) = 0$   
 $V_c(L) = V_D$   
 gradual channel approximation  
 $E_y \ll E_x$   
 ex:  $L \approx 10 \mu\text{m}$ ,  $d_I = 0.1 \mu\text{m}$   
 の微小領域中の空間電荷について考える

### ③【半導体デバイスの基礎】 講師：羽路伸夫

### 3.1.2 ドレン電流の導出

$$\begin{aligned}
 & \text{Q}_j(y) = I_j(F_0 - F_r - F(y)) \quad \text{チャネル電荷面密度} \theta_j \\
 & \text{ドレイン電流: } I_d = \text{ドレイン電流は流れ込む方向が正} \\
 & I_d(y) = -\frac{dV}{dy} \cdot Q_j(y) \cdot V_s(y) \cdot [A] \\
 & \text{電子の速度: } \zeta_j(y) = -\mu_j E_z = -\mu_j \left( -\frac{dV(y)}{dy} \right) \quad \mu_j: \text{ここでは電子のチャネル移動度} \\
 & I_d(y) = W \mu_j C_j (V_0 - V_r - F(y)) \frac{dV(y)}{dy} \quad \text{面積分} \int_{V_s}^V \phi_j \\
 & \int_0^L I_d(y) dy = W \mu_j C_j \int_0^L (V_0 - V_r - F(y)) \frac{dV(y)}{dy} dy \\
 & \text{ドレイン電流はどこでも一定 } I_d(y) = I_d = \text{左辺} = I_d - L \\
 & \text{右辺} = W \mu_j C_j \left[ (V_0 - V_r - F(y)) dF(y) \right] = W \mu_j C_j \left[ (V_0 - V_r) V_s - \frac{1}{2} V_s^2 \right] \\
 & \boxed{I_d = \frac{W}{L} \mu_j C_j (V_0 - V_r) V_s - \frac{1}{2} V_s^2}
 \end{aligned}$$

### 3.1.2 ドレイン電流の導出

遮断領域  $V_D < V_T$   $I_D = 0$

離型領域  $0 < V_D < V_0 - V_T$   $I_D = \frac{W}{L} \mu_A C_V (V_0 - V_T) V_D$

非離型領域  $0 - V_D < V_0 - V_T$   $I_D = \frac{W}{L} \mu_A C_V \left[ (V_0 - V_T) V_D - \frac{1}{2} V_D^2 \right]$

飽和領域  $I_D = V_D - V_T$   $I_D = \frac{W}{L} \mu_A C_V (V_0 - V_T) V_D$

飽和ドレイン電圧：  
 $I_D = V_D - V_T$   $I_D = \frac{1}{2} W \mu_A C_V V_D^2$

飽和ドレイン電流：  
 $I_D = \frac{1}{2} W \mu_A C_V V_D^2$

$V_D \geq V_T$

飽和電圧  $I_D = V_D - V_T$

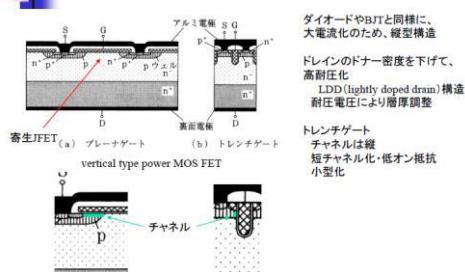
離型限界  $I_D = V_0 - V_T$

ビンチオフ限界  $I_D = V_0 - V_T$

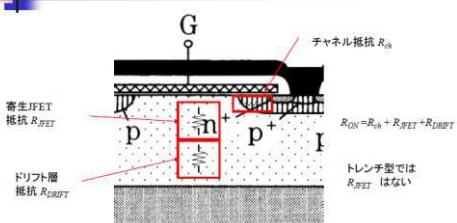
(a)  $I_D$  vs  $V_D$  特性

(b)  $I_D$  vs  $V_T$  特性

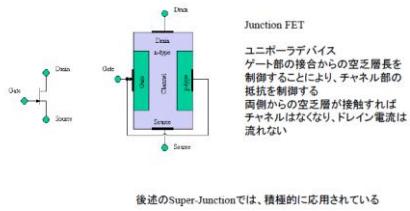
### 3.2 パワー用MOS FET



### 3.2 パワー用MOS FET(ON抵抗)

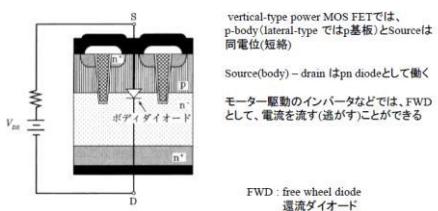


参考:JFET

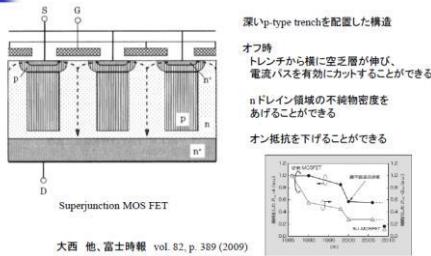


## ③【半導体デバイスの基礎】 講師: 羽路伸夫

## 3.2 パワー用MOS FET(body diode)



## 3.3 Super Junction 構造



## 実験③の補足

## 【目的】

バイポーラ接合トランジスタとMOSFETの特性を測定し、動作を理解する。  
 本実験では、各デバイスそのものの特性を測定して比較することに重点を置くこととする。  
 そのため、なるべく簡単な回路を用意したが、注意も必要である。

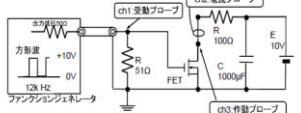
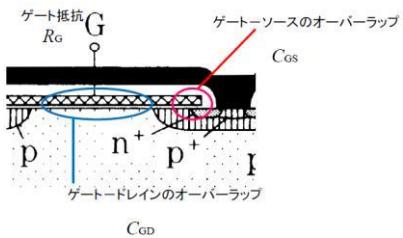


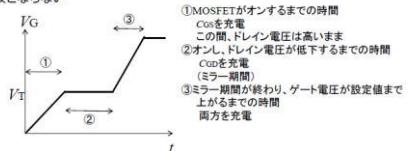
図 実験③-1 MOSFET過渡応答

## 実験③補足 ゲート寄生容量・抵抗



## 実験③補足 ゲート寄生容量

方形波を入力しているが、ゲート-ソース間容量、ゲート-ドレイ  
 ン間容量、ゲート抵抗、FG内部抵抗のため、ゲート電圧は方形  
 波とならない

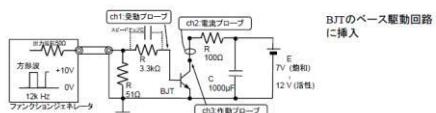


## ③【半導体デバイスの基礎】 講師：羽路伸夫

## 実験③補足 ゲート寄生容量



## 実験③補足 スピードアップコンデンサ



ターンオン時:コンデンサの充電電流

ターンオフ時:コンデンサの放電電流  
(瞬時に、ベース電圧が負)

定常状態では、影響を与えない

